



Juan Carlos Pérez Ambrojo nació en Madrid en 1965. Entre 1983 y 1989 cursó estudios en la Escuela Técnica Superior de Ingenieros de Telecomunicación de Madrid, especializándose en el área de Radiocomunicación.

En Octubre de 1988 entra como becario en el Centro de Investigación y Desarrollo de ALCATEL España, empresa en la que desarrolla su carrera profesional desde Julio de 1989. Durante estos años trabaja en el diseño y desarrollo de circuitos de radiofrecuencia en el campo de las comunicaciones móviles y en sistemas de acceso inalámbrico dentro de la Ingeniería de Acceso de ALCATEL.

Entre Julio de 1998 y Junio de 1999, y dentro de un programa de colaboración de ALCATEL con Interdigital Corp. (IDC), trabaja en Nueva York en las oficinas de IDC en el desarrollo de sistemas de acceso inalámbrico basados en CDMA de banda ancha.

En Julio de 2001 ingresa en ALCATEL ESPACIO, empresa en la que en la actualidad realiza su actividad profesional diseñando sistemas y circuitos de transmisión para satélites.

TRANSEPTOR RADIO PARA TERMINAL DECT.

El objetivo del proyecto es el diseño, fabricación y prueba de la parte radio de un terminal inalámbrico digital con tecnología DECT.

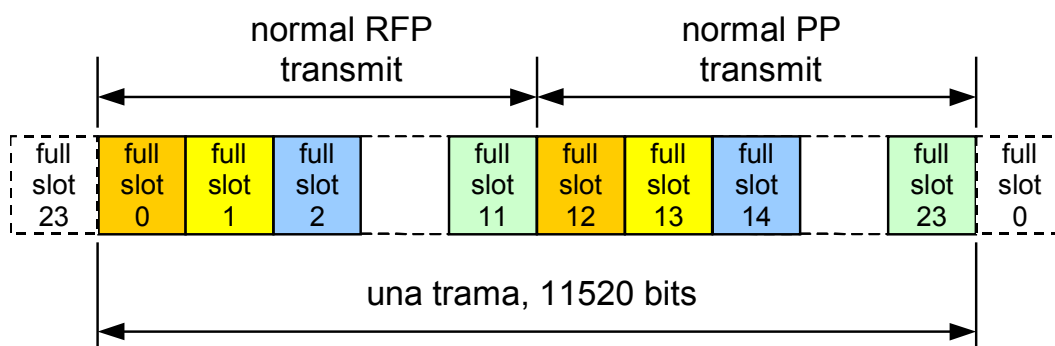
Se diseñan todos los componentes de la radio utilizando herramientas de simulación que permiten simulaciones lineales, no lineales y simulación de sistemas. Estas herramientas permiten un diseño optimizado de los circuitos, aunque durante las pruebas de laboratorio sea preciso realizar pequeñas modificaciones.

El proyecto muestra globalmente las diferentes etapas en la implementación de un sistema radio, en el que el uso de modernas técnicas y herramientas de diseño tiene una importancia cada vez mayor.

Descripción general del sistema.

El DECT es un sistema de comunicación que proporciona un acceso radio de baja potencia entre partes móviles PP's (*Portable Part*) y partes fijas FP's (*Fixed Part*).

Se proporciona una conexión transmitiendo una ráfaga de datos en el *slot* de tiempo asignado. Ésta puede usarse para una comunicación símplex o dúplex. Una comunicación dúplex usa un par de *slots* separados un número par de *slots*. Para acceder al medio en el tiempo se usa una estructura TDMA que se repite en tramas de 11520 bits, y los datos se transmiten a una velocidad de 1152 kbit/s. Esta trama está formada por 24 *full-slots*, cada uno consistente en dos *half-slots*.



Formato *full-slot* .

El sistema DECT soporta diferentes alternativas en la configuración del sistema, desde un equipo de una sola celda hasta grandes instalaciones de múltiples celdas. Además, los protocolos DECT proporcionan mecanismos que soportan *handovers* rá-

pidos de llamadas en progreso. Estos mecanismos de *handover* mantienen una alta calidad del servicio donde la movilidad de la PP requiere una reconexión a otra FP o donde se requiere un nuevo canal físico como respuesta a perturbaciones en el entorno radio.

Especificaciones generales.

El diseño descrito corresponde al transceptor radio de un terminal portátil DECT. Este diseño está sujeto a la especificación general del terminal DECT, cuyos requisitos proceden de dos fuentes:

- Marketing. Define aspectos como coste, peso, volumen, autonomía, grado de servicio, etc.
- Estándar ETSI DECT.

Dichos documentos describen las características de la capa física e incluyen las características de la radio (frecuencia, modulación, sensibilidad, potencia, etc.) y los métodos de test que se han de aplicar para verificar el cumplimiento de todas estas características.

Estas dos especificaciones conjuntas, suponen que el Terminal DECT debe ser de bajo coste, de bajo consumo, y de tamaño reducido.

De la especificación de marketing vienen fijados los parámetros mecánicos del Terminal DECT, y como consecuencia las dimensiones y características mecánicas del módulo de RF.

Arquitectura y diagrama de bloques.

Se selecciona una arquitectura con doble conversión de frecuencia en recepción y modulación de frecuencia intermedia con conversión a frecuencia de portadora para transmisión. Por cuestiones de espacio y de coste señaladas anteriormente se busca el uso de circuitos integrados de RF existentes en el mercado para DECT.

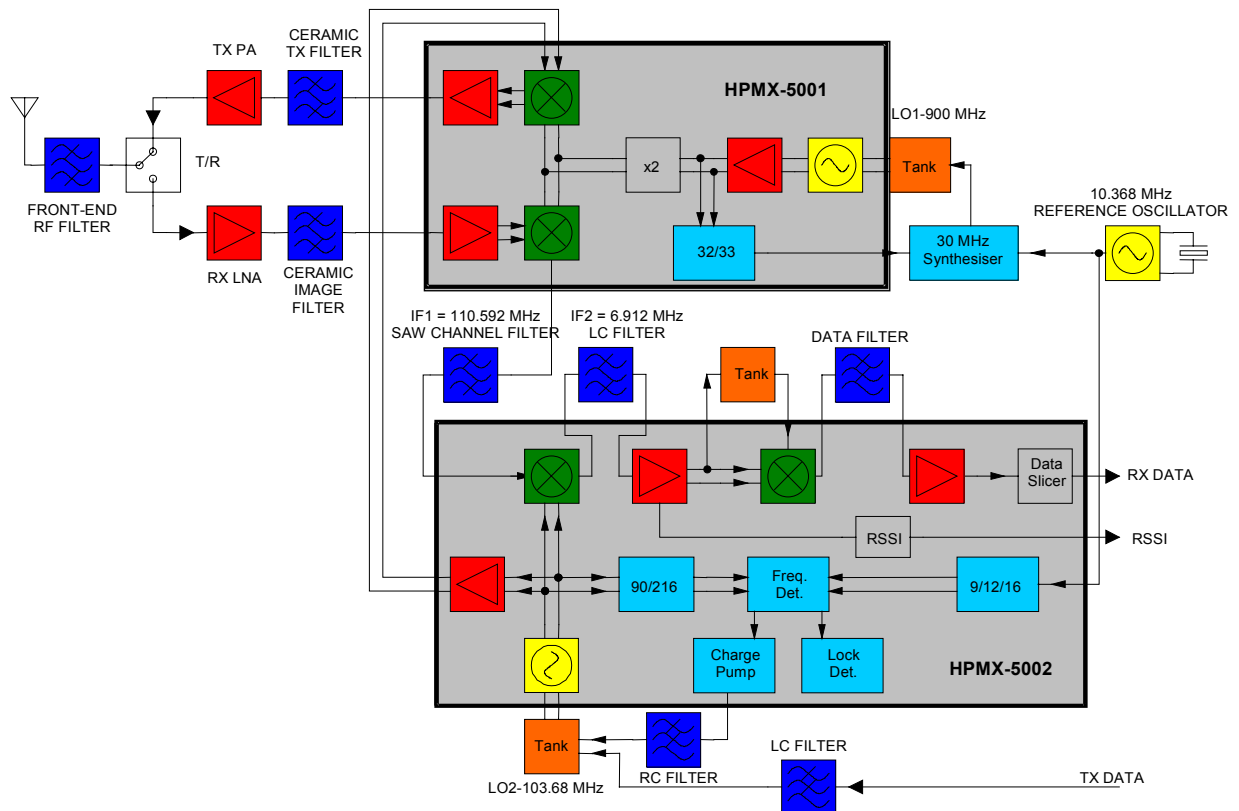


Diagrama de Bloques Terminal DECT.

SINTETIZADORES.

La arquitectura del transceptor se basa en un receptor superheterodino con doble conversión de frecuencia y un transmisor con modulación y conversión de frecuencia simple.

Para ello se necesitan dos osciladores, denominados OL1 y OL2.

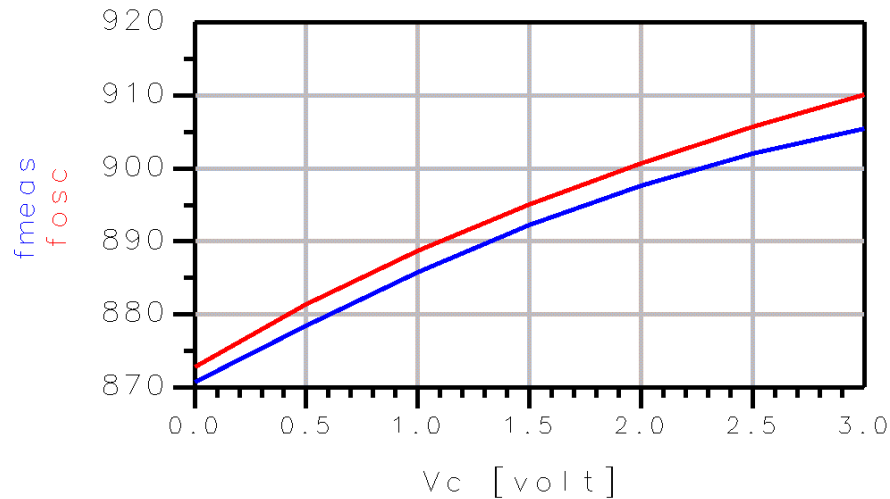
- OL1 u oscilador principal sirve para la selección de canal.
- OL2 u oscilador secundario pasa la frecuencia intermedia IF1 a IF2 donde se demodula la señal; y permite la modulación de frecuencia para transmisión.

Oscilador principal.

Se diseña el VCO para cubrir todas las frecuencias necesarias con unas características de potencia y pureza espectral con una tensión de control entre 1 y 2 voltios.

Para diseñar el VCO principal se usa el transistor interno del HPMX-5001.

Una vez fabricados los circuitos, se mide la frecuencia de oscilación en función de la tensión de control que junto con la simulada se muestra en un mismo gráfico. En esta figura se compara la respuesta del VCO medida, f_{meas} con la simulada f_{osc} .



Frecuencia medida vs. V_c .

PLL principal.

Se diseña un PLL de tipo 2 y orden 3, que viene caracterizado por la siguiente función de transferencia de bucle abierto $G(s)H(s)$:

$$G(s)H(s) = \frac{K_p \cdot K_v \cdot K_f (s+a)}{s^2 \cdot (s+b) \cdot D} = \frac{K \cdot (s+a)}{s^3 + s^2 \cdot b}$$

Considerando un ancho de banda del bucle de 8.5 kHz (100 veces menor que la frecuencia de comparación), y un margen de fase de 50° , obtenemos los siguientes resultados:

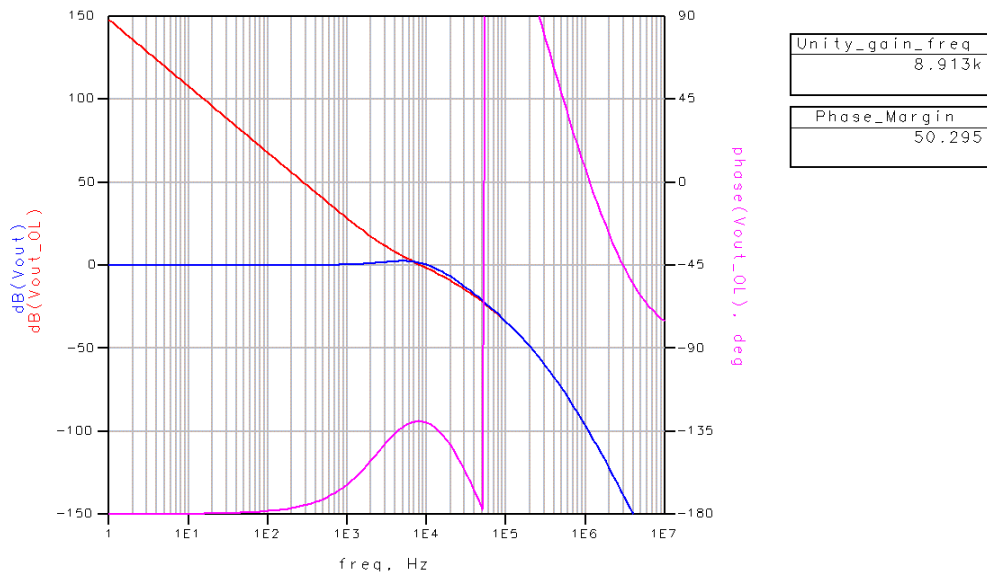
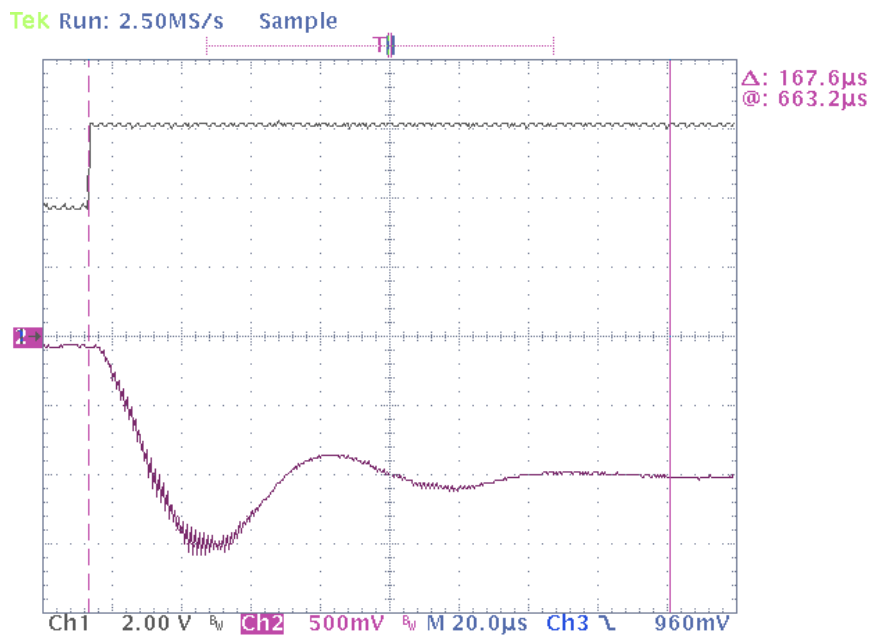


Diagrama de Bode del PLL.

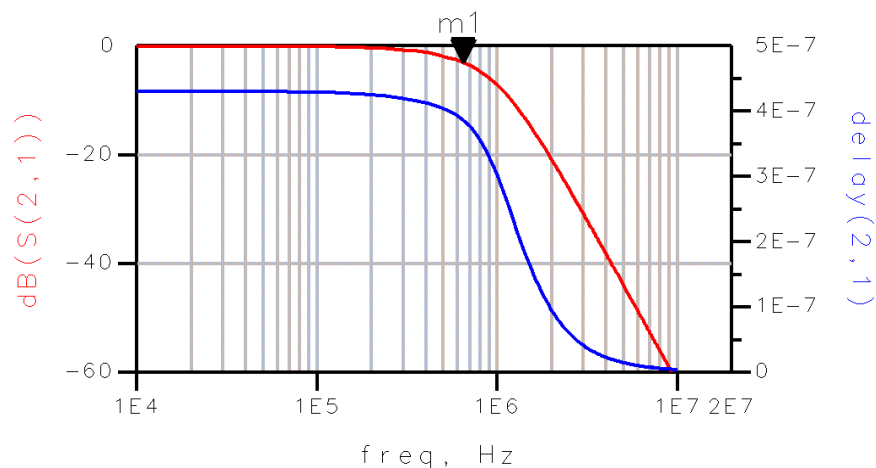
Observando la tensión a la salida del integrador en un osciloscopio se mide el tiempo de establecimiento de frecuencia en los casos anteriores.



Tiempo medido desde Tx0 a Rx9.

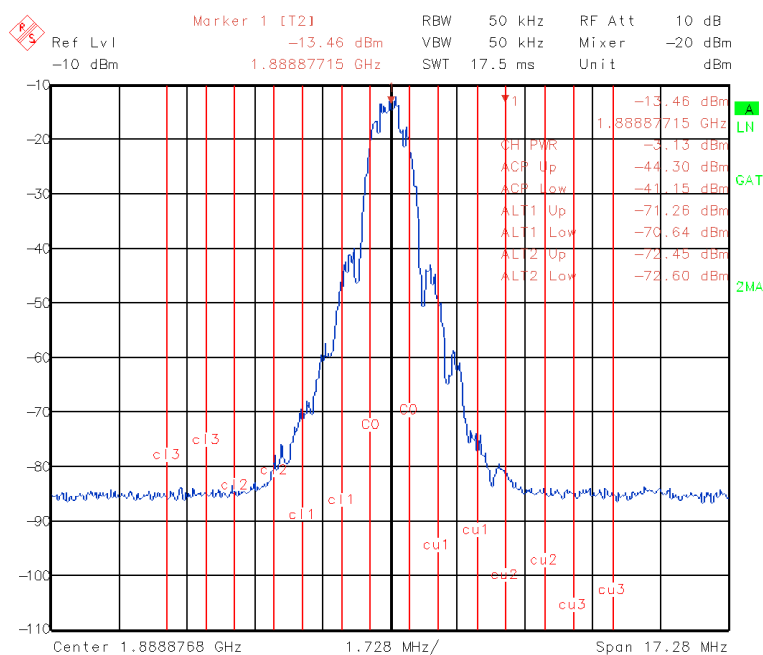
Oscilador secundario-modulador.

La señal de datos TX_DATA se filtra con un filtro paso bajo gaussiano con frecuencia de corte $BT=0.5$. El filtro gaussiano se caracteriza por tener retardo de grupo constante en la banda de paso.



Respuesta del filtro gaussiano.

En la figura siguiente se muestra el espectro de salida medido en el *handset* .



Espectro de señal modulada medido.

La potencia medida de cada canal adyacente relativa al canal central se muestra en la tabla.

Emisiones en el Canal "Y"	Potencia medida	Relación Y/M	Relación Y/M mínima
Y = M	-13.46 dBm	-	-
Y = M±1	-41.15 dBm	-38.02 dB	-32 dB
Y = M±2	-70.64 dBm	-67.51 dB	-54 dB
Y = M±3	-72.45 dBm*	-69.32 dB	-68 dB

* Ruido de fondo del analizador.

Potencia en canales adyacentes medida.

RECEPTOR.

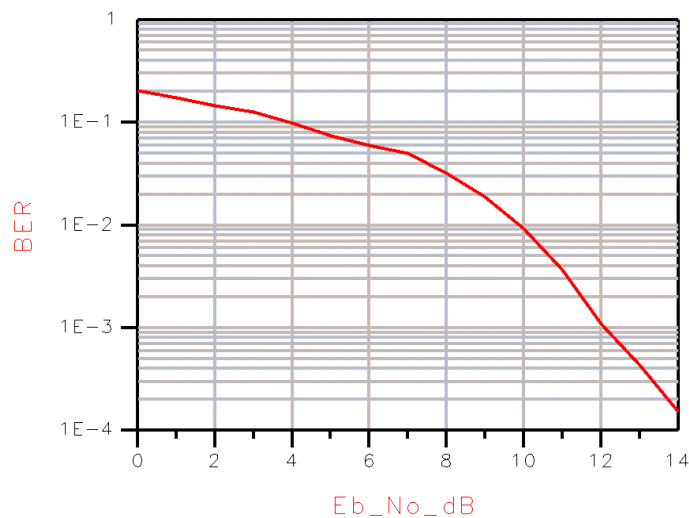
El receptor DECT debe transformar una señal de RF modulada en GFSK de muy baja potencia en una señal digital cuya información sea interpretada por un Circuito Integrado de Aplicación Específica (ASIC) que contiene los elementos de ADPCM, formación de trama, cabeceras, etc.

Estudio y diseño de la cadena receptora.

Sensibilidad y linealidad.

El estándar DECT requiere un BER de 0.001 a temperatura nominal y con desviaciones de frecuencia de portadora de ± 50 kHz para una potencia de entrada de -86 dBm. Como especificación particular se requiere una sensibilidad de -90 dBm.

Se muestra la característica BER vs. E_b/N_0 de la señal a la salida del receptor de referencia. Se observa que se necesita un valor de E_b/N_0 de 12 dB para un BER=0.001.



BER Receptor de referencia.

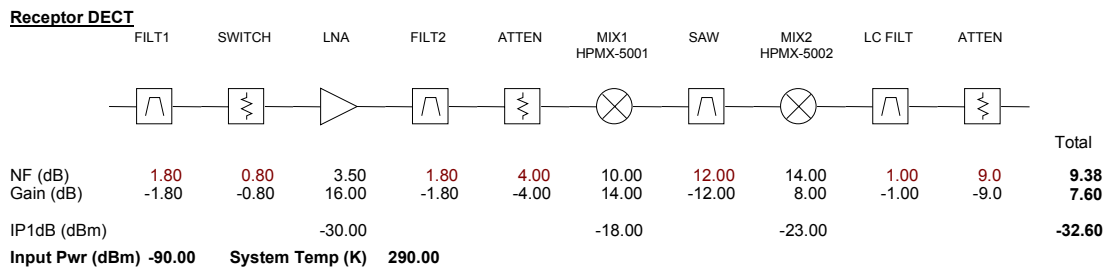
Para obtener -90 dBm de sensibilidad necesitamos una figura de ruido de:

$$F = SNR_i - SNR_o = (-90 - (10 \cdot \log(k \cdot T \cdot B_N) + 30)) - 12$$

$$F = (-90 + 113.4) - 12 = 11.4 \text{ dB}$$

que por variaciones entre componentes de distintos lotes se fija en 9.5 dB.

El receptor completo se muestra en la figura siguiente:



Amplificador de Bajo Ruido.

Especificaciones del LNA.

Parámetro	Especificación
Banda de frecuencia:	1880-1900 MHz
Ganancia:	16 dB
Figura de ruido:	< 3.5 dB
IIP3:	> -20 dBm
dB[S22]:	< -10 dB
dB[S11]:	< -6 dB
Vcc:	3 V
Icc:	< 15 mA

Se diseña un amplificador a partir de un transistor discreto usando redes de adaptación en línea microstrip, obteniéndose los siguientes resultados simulados y medidos.

f [MHz]	S21 [dB]	NF [dB]	S11 [dB]	S22 [dB]	K
1890.0	18.8	1.64	-10.7	-21.8	1.09

Resultados finales del LNA.

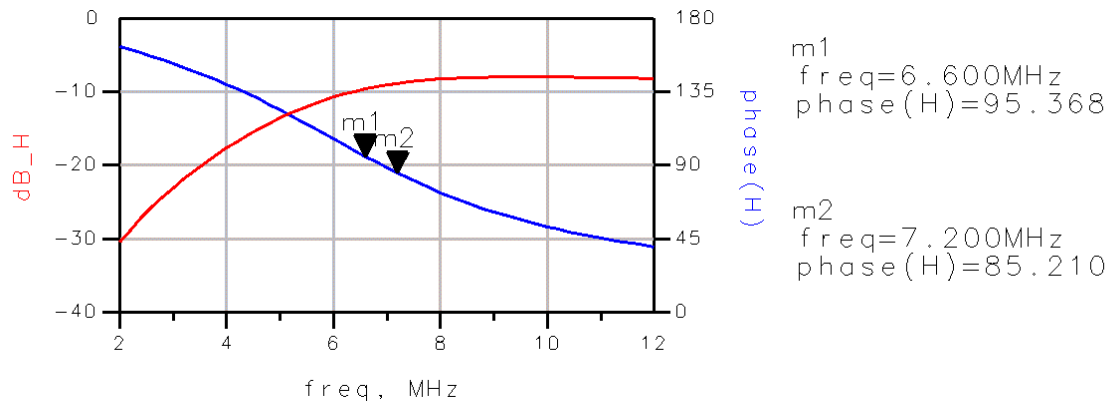
f [MHz]	S21 [dB]	NF [dB]
1890.0	17.95	1.95

Resultados medidos LNA.

Demodulador de FM.

La demodulación de la señal se realiza por discriminación de frecuencia con una célula de Gilbert, integrada en el HPMX-5002.

El principio básico del circuito tanque es que el condensador C3 crea una fase constante de 90°, mientras que el circuito resonante paralelo proporciona desplazamientos de fase instantáneos correspondientes a los cambios en la modulación. El producto de éstos en el mezclador, proporciona la señal demodulada.

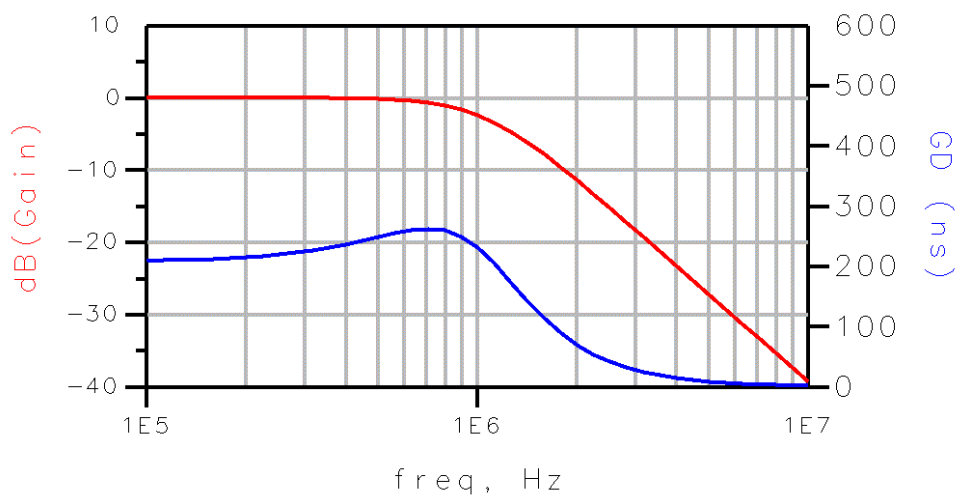


Respuesta en frecuencia del circuito tanque.

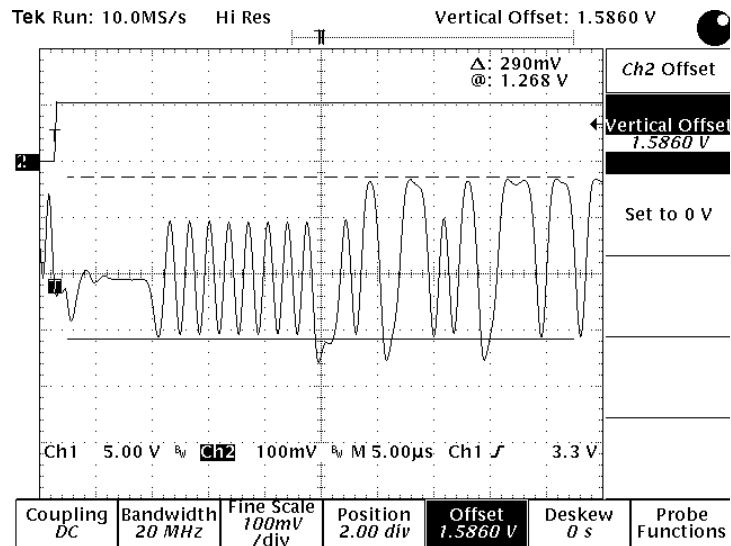
Filtro post-detección.

A la salida del discriminador de FM tenemos una señal de baja frecuencia, que es la señal demodulada, y una señal de frecuencia $2 \cdot f_2$, que hay que eliminar con un filtro paso bajo.

Para el filtro post-detección se elige una configuración VCVS (*Voltage Controlled Voltage Source*) de ganancia unidad por su facilidad de diseño y su baja sensibilidad a las tolerancias de los componentes.



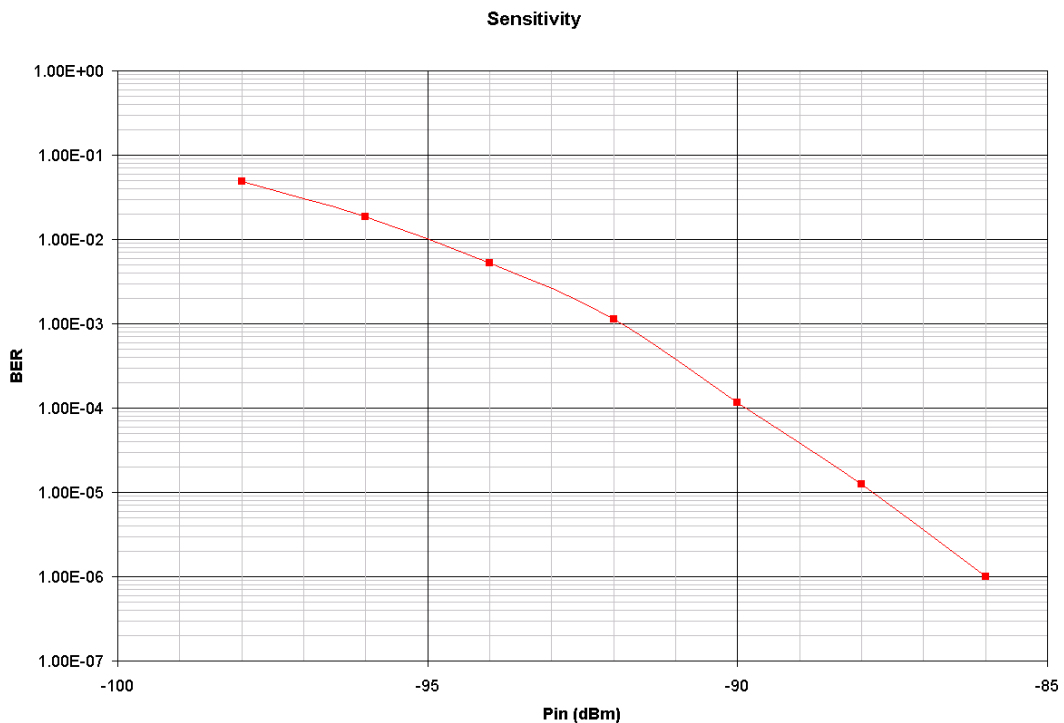
Filtro post-detección. Respuesta en frecuencia.



Salida del filtro post-detección medida.

Resultados medidos.

Se obtiene un BER de 0.001 con una potencia recibida de -92 dBm. Se deduce que con una potencia de entrada de -92 dBm tenemos una relación SNR_o de 12 dB. Esto implica una figura de ruido del receptor completo de 9.4 dB, que era el objetivo fijado.



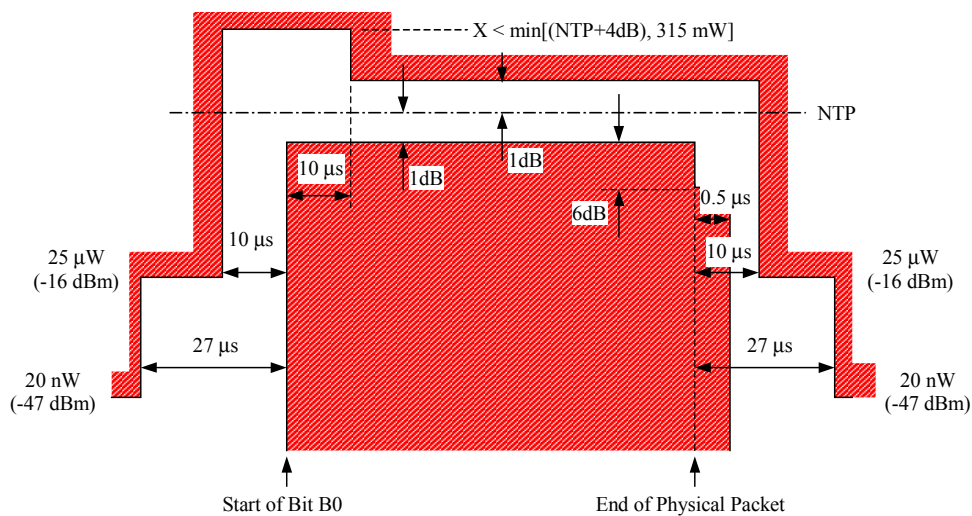
Sensibilidad medida del receptor.

TRANSMISOR.

El transmisor DECT debe transmitir una señal de RF de potencia NTP dBm nominales de potencia máxima durante el *slot* de transmisión cumpliendo las máscaras de tiempo y frecuencia indicadas en la especificación ETSI.

La potencia NTP debe ser menor de 250 mW (24 dBm).

La máscara de tiempo define los límites de potencia transmitida en el eje temporal. Señala los tiempos de subida y bajada de la rampa de potencia en el *slot* activo, así como la potencia máxima transmitida en un *slot* inactivo.



Mascara de tiempo del transmisor.

Diseño de bloques.

Para el estudio y diseño del transmisor partimos del circuito integrado HPMX-5001. A la salida de éste se dispone de una señal modulada GFSK a la frecuencia de canal con una potencia típica de 2 dBm.

	FILT1	POWER AMPLIFIER	SWITCH	FILT2	Total
Gain (dB)	-1.80	26.00	-0.60	-1.80	21.80
OIP3 (dBm)		40.00			37.60
OP1dB (dBm)		28.00			25.60
Po (dBm)	0.20	26.20	25.60	23.80	

Transmisor DECT.

Diseño del amplificador.

Se diseña un amplificador de tres etapas con transistores de silicio por cuestiones de coste con las condiciones de trabajo y potencia entregada por cada etapa siguientes:

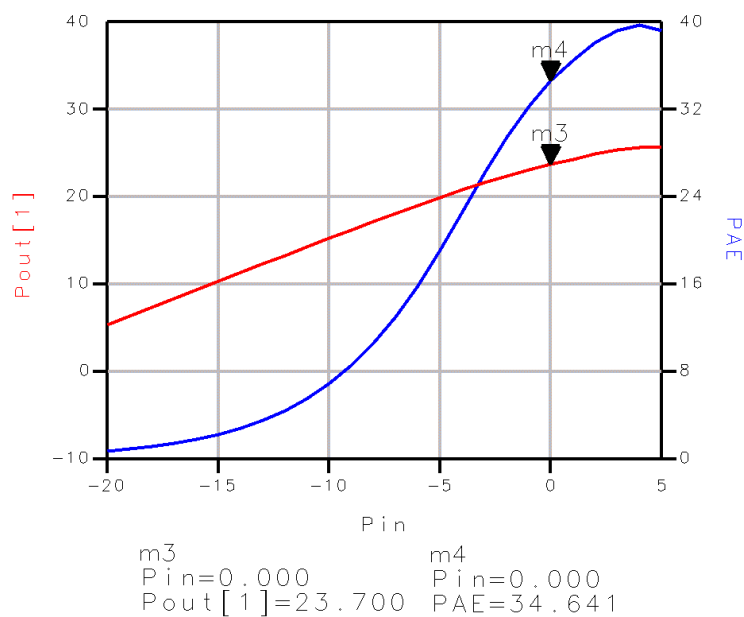
	Q1	Q2	Q3	Total
Gain (dB)	11.00	9.00	6.00	26.00
Po (dBm)	11.00	20.00	26.00	
Input Pwr (dBm)	0.00			System Temp (K) 290.00

Amplificador de potencia.

De los modelos no lineales se extraen de cada etapa las impedancias óptimas de carga y de fuente para obtener las potencias de salida requeridas.

Etapa	Vce (V)	Ice (mA)	Γ_{sopt} (Mag/Ang)	Γ_{lopt} (Mag/Ang)	Pin (dBm)	Pout (dBm)
BFG540X	3.6	10	0.616/-163.4	0.351/87.4	0	10.7
BFG10X	3.6	40	0.652/-155.8	0.338/143.1	11	19.3
BFG11X	3.6	90	0.861/-146.4	0.346/142.3	20	25.8

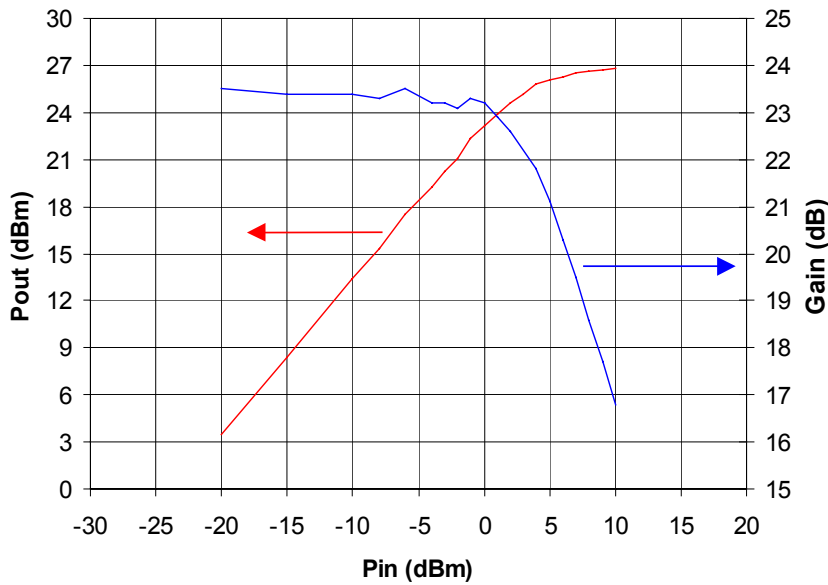
Impedancias óptimas.



Potencia de salida y eficacia.

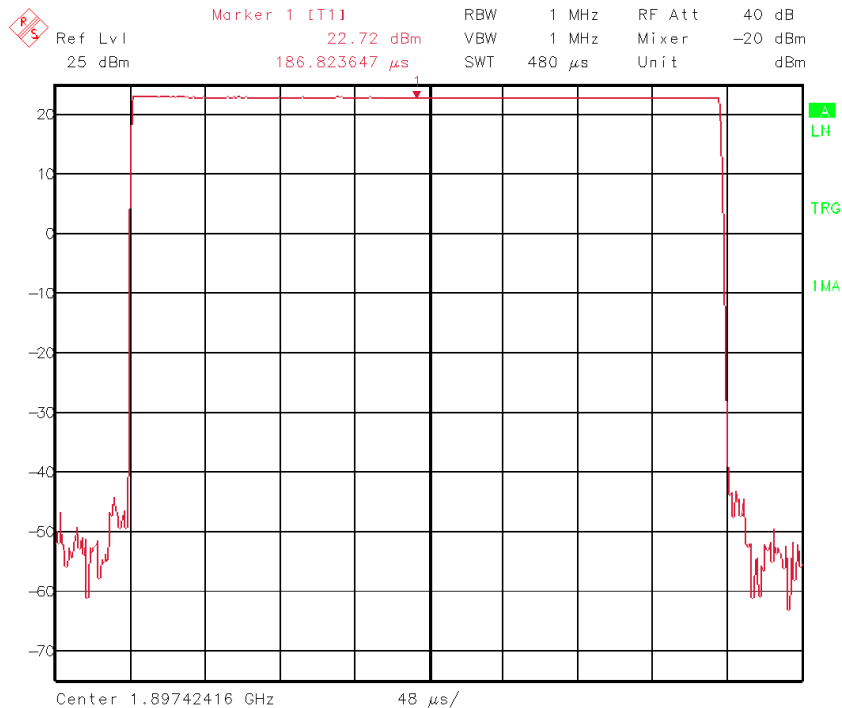
Resultados medidos.

Potencia de salida



Pin (dBm)	Gain	Pout
-20	24.5	4.5
-15	24.4	9.4
-10	24.4	14.4
-8	24.3	16.3
-6	24.5	18.5
-4	24.2	20.2
-3	24.2	21.2
-2	24.1	22.1
-1	24.3	23.3
0	24.2	24.2
1	23.9	24.9
2	23.6	25.6
3	23.2	26.2
4	22.8	26.8
5	22.1	27.1
6	21.3	27.3
7	20.5	27.5
8	19.6	27.6
9	18.7	27.7
10	17.8	27.8

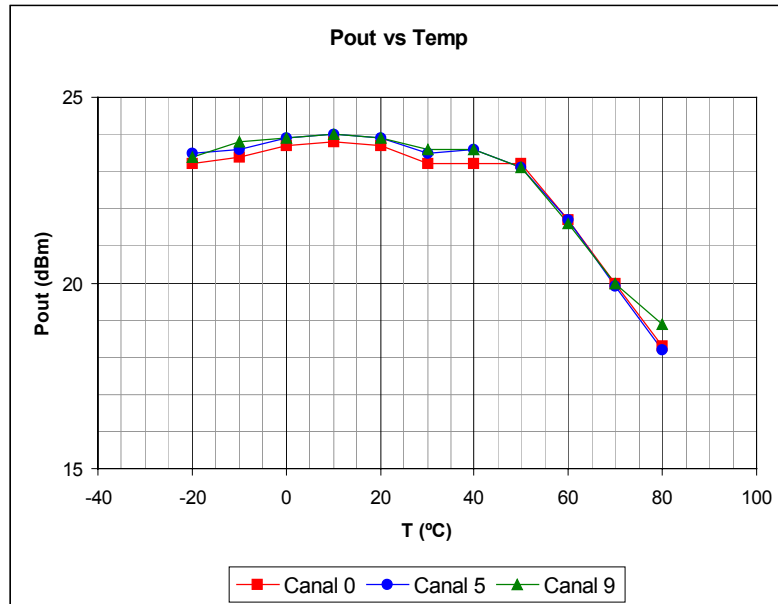
Potencia de salida y ganancia del transmisor.



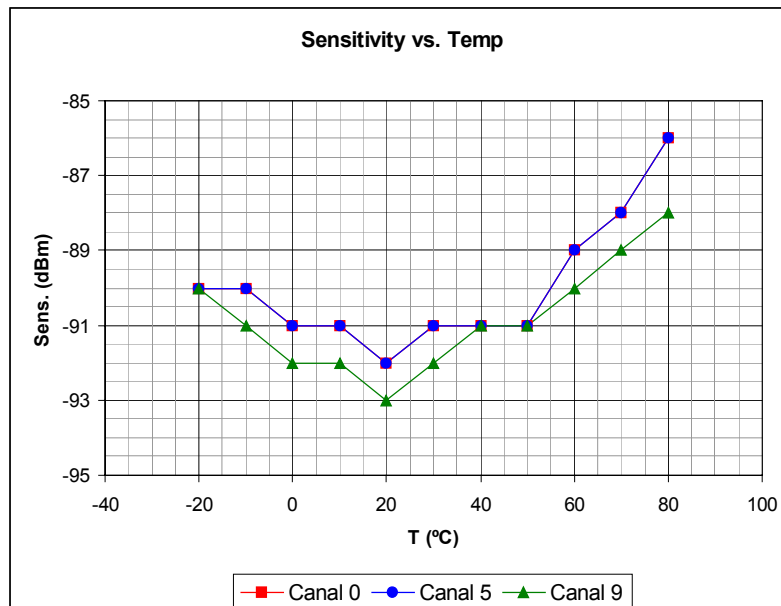
Rampa de potencia.

RESULTADOS MEDIDOS.

Aparte de las medidas de cada bloque mostradas en los capítulos correspondientes, se muestran algunas medidas realizadas sobre los prototipos en función de la temperatura.



Potencia de salida vs. temperatura.



Sensibilidad vs. temperatura.

CONCLUSIONES. FUTURO DEL SISTEMA DECT.

Conclusiones.

Se ha diseñado un sistema completo de radio compatible con los requerimientos y objetivos iniciales. Para ello se han utilizado herramientas de diseño que permiten un menor tiempo de desarrollo y un ahorro en ciclos de diseño, consiguiéndose de esta manera una llegada del producto al mercado en mucho menos tiempo.

Se han validado los diseños con medidas sobre los prototipos fabricados, demostrándose la fiabilidad de las herramientas y su utilidad para cualquier etapa del diseño.

Futuro del sistema DECT.

El sistema DECT es un sistema actualmente consolidado como un estándar para comunicaciones inalámbricas en entornos de oficinas funcionando como 'centralita sin hilos'.

También se está implantando de forma generalizada como el sistema más usado en aplicaciones residenciales en configuraciones de hasta seis terminales por base, permitiendo comunicaciones internas entre terminales.

Se están desarrollando equipos de acceso radio fijo para cubrir el tramo de abonado en configuraciones de *Wireless Local Loop*. Estos equipos permiten a los nuevos operadores un rápido despliegue para nuevos usuarios.

Para dar soporte a las nuevas tecnologías y a los nuevos servicios de datos como internet, el estándar ETSI ha evolucionado hacia modulaciones de frecuencia y/o de fase multinivel, permitiendo velocidades de transmisión hasta tres veces más rápidas que con la modulación binaria GFSK.