

“Una Arquitectura Hardware Flexible para Estimación de Relación Señal a Interferencia en Sistemas WCDMA”

Autor : Juan Carlos Sáez Ruiz

*Asociado no. 12.746
Colegiado no. 10.127*

Tutor : Peter Nilsson

Department of Electrosience, Digital ASIC
University of Lund

Fecha de lectura : 27/06/01

Calificación : Matrícula de Honor (10)

tabla de contenidos

1	Introducción	1
1.1	La Sociedad de la Información	1
1.2	3G	1
1.3	El Proyecto Final de Carrera.....	1
1.4	Terminología	1
2	Sistemas CDMA	2
2.1	Introducción.....	2
2.2	Técnicas de Acceso Múltiple.....	2
2.3	Cómo funciona CDMA.....	2
2.4	Ventajas e inconvenientes.....	3
2.5	Definiciones WCDMA	4
3	Elección de la solución	6
3.1	Introducción.....	6
3.2	Algoritmo de medida de SIR	6
3.3	Algoritmo en punto fijo	7
4	Modelo software del sistema UMTS	10
4.1	Introducción.....	10
4.2	Descripción del modelo software	10
5	Descripción de la arquitectura hardware	11
5.1	Introducción.....	11
5.2	Jerarquía superior.....	11
5.3	El coprocesador	11
5.4	Bloques	11
6	Resultados y conclusiones	13
6.1	Frecuencia de reloj.....	13
6.2	Error de estimación.....	13
6.3	Especificaciones y recursos hardware necesarios	13
6.4	Conclusión	14

1 Introducción

1.1 La Sociedad de la Información

La evolución de las telecomunicaciones está siendo un factor determinante en la sociedad de finales del siglo pasado y principios del presente. Tanto la telefonía móvil como Internet no solo están revolucionando la forma de comunicarse, sino que están aupando a una sociedad contemporánea, que dispone cada vez de más información en menor tiempo y mayor facilidad de acceso a ella. Es cada vez más utilizado el término “Sociedad de la Información” en este principio de siglo que promete acercarnos a mayores avances y facilidades en las comunicaciones entre los hombres, destinadas, como fin último, a obtener la prosperidad y bienestar que nuestra propia naturaleza nos impulsa a buscar.

1.2 3G

Son dos elementos, movilidad y entramado, los que proporcionan la telefonía móvil e Internet, los que se han instalado en nuestra vida cotidiana durante los últimos años. Era obvio pensar que el siguiente paso natural fuera su convergencia. Esa es la tendencia a día de hoy, y para ello nace la idea de “Telefonía Móvil de 3ª Generación” (3G). La Unión de Telecomunicaciones Internacional (*International Telecommunication Union*, ITU) comenzó en 1985 a especificar los requisitos mínimos que los servicios 3G deberían prestar para ser considerados como tales. Llamó al conjunto de sistemas que cumplieran estos requisitos IMT2000 (*Internacional Mobile Telecommunications 2000*), pues, en un principio, fue el año 2000 el hito señalado para el lanzamiento de los servicios 3G. Durante los últimos años, esta tecnología ha sido objeto de intensa investigación y desarrollo en todo el mundo, donde su lanzamiento es inminente.

Motivos comerciales y políticos son los que propician que no haya una sola tecnología unificada para los servicios 3G. El conjunto IMT2000 contiene todas estas tecnologías. En Europa el sistema 3G es llamado Sistema de Telecomunicaciones Móviles Universal (*Universal Mobile Telecommunication System*, UMTS), y está basado en la técnica de Acceso Múltiple por División de Código de Banda Ancha (*Wideband Code Division Multiple Access*, WCDMA).

1.3 El Proyecto Final de Carrera

El presente texto pretende resumir los contenidos del Proyecto Final de Carrera, con título “Una arquitectura hardware flexible para estimación de la Relación Señal a Interferencia en sistemas WCDMA” (*A Flexible WCDMA Hardware Architecture for SIR Estimation*), desarrollado por Juan Carlos Sáez Ruiz en *Ericsson Mobile Communications AB* a través de un acuerdo *Erasmus* con la Universidad de Lund...

En todo momento se pretende dar una descripción simple, sin entrar en profundo detalle, aunque sin restar, por ello, fiabilidad ni corrección al contenido. Se han omitido las referencias a textos externos, por lo que para ampliar el detalle se invita al lector a consultar la documentación completa del Proyecto Final de Carrera.

1.4 Terminología

La mayoría de los textos originales sobre 3G, UMTS o WCDMA, y el desarrollo completo de estas tecnologías, se han realizado en el idioma inglés. Por ello surgen ciertas discrepancias a la hora de traducir la terminología.

En el presente documento se ha tratado de traducir los términos técnicos al español con la máxima fidelidad de significado, tratando de evitar la malsonancia y la incomodidad en el manejo de términos, p.e. señales de espectro ensanchado (*spread spectrum signals*). Se ha preferido dejar sin traducir términos que ya están extendidos en nuestro entorno, p.e. *software*, *handover*.

En cualquier caso, a la hora de presentar por primera vez un concepto técnico, irá acompañado de su traducción inglesa en cursiva. En general, siempre que se utilice una palabra de habla extranjera se usará una tipografía cursiva.

2 Sistemas CDMA

2.1 Introducción

Los sistemas móviles UMTS son sistemas WCDMA. WCDMA está basado en sistemas CDMA. Este capítulo trata de iniciar al lector en esos sistemas mediante una terminología sencilla. El objetivo es presentar el fundamento y la problemática de estos sistemas para comprender así la finalidad del Proyecto Final de Carrera, en cuya documentación completa se recoge con mayor detalle la descripción de estos sistemas. Sin embargo, no es el objetivo del presente texto, ni del texto completo, el estudio exhaustivo de estos sistemas.

2.2 Técnicas de Acceso Múltiple

En un sistema de comunicaciones móviles los usuarios no conectan directamente con otro usuario, algo que a veces la distancia entre ellos haría imposible. La comunicación se realiza a través de una estación base, que cubrirá las transmisiones de un área delimitada llamada celda. El conjunto de las estaciones del sistema componen una estructura celular, que hace que ha los sistemas de telefonía móvil se les llamen sistemas celulares. Existen varias técnicas para permitir que los equipos de usuario (*user equipment*, UE) y la estación base (*base station*, BS) se comuniquen, compartiendo el mismo medio.

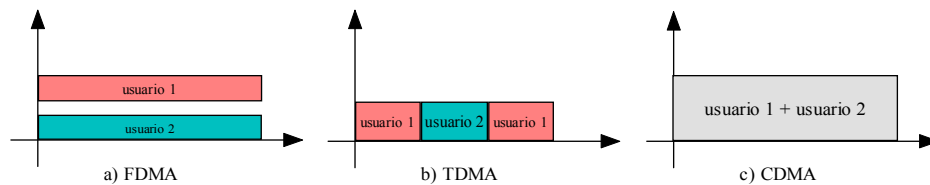


Figura 2-1. Técnicas de acceso múltiple.

- **Acceso Múltiple por División de Frecuencia (*Frequency Division Multiple Access, FDMA*):** Esta técnica divide el espectro en frecuencia y cada usuario usa una portadora diferente para comunicarse con la estación base durante todo el tiempo. Ver Figura 2-1a.
- **Acceso Múltiple por División de Tiempo (*Time Division Multiple Access, TDMA*):** Esta técnica divide cada portadora de frecuencia en diferentes ranuras de tiempo, en cada una de las cuales usa un usuario para acceder a la estación base. Ver Figura 2-1b.
- **Acceso Múltiple por División de Código (*Code Division Multiple Access, CDMA*):** Esta técnica usa la misma portadora de frecuencia durante todo el tiempo y para todos los usuarios. Los usuarios codifican su señal mediante un código único, antes de transmitirla, de forma que es posible discernir más tarde cada una de las señales por separado, a pesar de que comparten el mismo espectro en frecuencia. Ver Figura 2-1c. Esta técnica parece ser la que se impondrá mayoritariamente para los sistemas 3G.

2.3 Cómo funciona CDMA

Imaginen una habitación con varios interlocutores, con conversaciones cruzadas y todos hablando a la vez. Seguramente sería un caos. Sin embargo, imaginen que los interlocutores utilizan diferentes idiomas. En ese caso cada uno podría captar el mensaje que se transmite en su idioma y abstraerlo del resto, de forma que las conversaciones en diferente idioma al suyo serían simplemente ruido o interferencia. Ese es el principio fundamental del Acceso Múltiple por División de Código o CDMA.

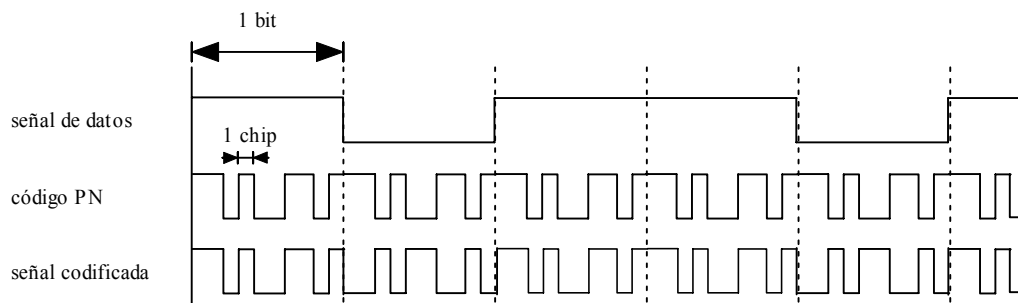


Figura 2-2. Proceso de ensanchamiento de la señal.

De entre las diferentes variantes de CDMA, la utilizada en los sistemas comerciales es CDMA de Secuencia Directa (*Direct Sequence CDMA*, DS-SS-CDMA). En esta técnica, la señal que contiene la información, en adelante señal de datos, se codifica multiplicando ésta por un código pseudo-aleatorio parecido al ruido o código PN (*Pseudo-random Noise-like Code*, PN-Code). Este código se compone de un número N de símbolos¹, a los que llamaremos *chip* para distinguirlos de los símbolos pertenecientes a la señal de datos a transmitir. La Figura 2-2 nos muestra este proceso para una señal en la que el código se compone de 10 chips. En ella, cada uno de los símbolos de la señal de datos es multiplicado por todo el código completo, es decir, los 10 chips. Ello revela que el régimen de chips (*chip rate*) ha de ser 10 mayor que el régimen binario (*bit rate*) en este caso, y N veces mayor en un caso general. Así, la señal resultante también tendrá un régimen binario N veces mayor e igual al *chip rate*. El ancho de banda ocupado será también N veces mayor y, puesto que la potencia transmitida no puede aumentar, su Densidad Espectral de Potencia² quedará repartida, de forma que la potencia de la señal resultante contenida en un pequeño margen del espectro será muy baja. A este tipo de señales se les conoce como señales de espectro ensanchado (*spread spectrum signals*).

2.4 Ventajas e inconvenientes

Los sistemas CDMA aprovechan las ventajas que brindan las señales de espectro ensanchado, que es un concepto más amplio que los propios sistemas CDMA, y que por ello han sido utilizadas a lo largo de los años en comunicaciones militares.

- **Baja Probabilidad de Intercepción:** Al multiplicar la señal por un código, solamente conocido por el emisor y el receptor, evitamos que la señal pueda ser escuchada por un tercero. Además, la baja densidad espectral de potencia hace muy difícil su detección.
- **Rechazo a las interferencias:** Al tratarse de señales de banda ancha y baja densidad espectral de potencia, parecida a la del ruido, hacen también imposible interferencia intencionada de la señal.
- **Capacidad de Acceso Múltiple:** Cuando una señal de espectro ensanchado es recibida, esta es multiplicada de nuevo por el mismo código PN y de esa forma es recuperada. Para una señal recibida por ese receptor y que no haya sido codificada mediante ese código PN, ese proceso generaría de nuevo una señal con el mismo régimen binario e igual al *chip rate*, con lo cual la señal se vería como ruido frente a la señal recuperada.

Además de ello existe una ventaja adicional a compartir la misma porción del espectro, y es que las estaciones base contiguas también usarán la misma frecuencia, lo que se convierte en una reutilización de frecuencias ideal. Un terminal de usuario podrá escuchar a 2 o 3 estaciones base a la vez y así combatir los efectos nocivos del canal de radio tipo Rayleigh o canal de radio con desvanecimientos (*Rayleigh fading channel*). En la Figura 2-3 podemos observar la característica temporal de este tipo de canales. Existen grandes desvanecimientos puntuales que podrían acabar por cortar la conexión. Sin embargo, usando trayectorias diferentes, provenientes de diferentes puntos de reflexión o diferentes estaciones base, y combinando las señales se evitan estos cortes. La posibilidad de escuchar varias estaciones base, todas a la vez, hace también posible el *Soft Handover*, que no es otra cosa que una transición suave entre celdas y que mejora la calidad de servicios, sobre todo los de voz, evitando cortes inoportunos en las comunicaciones.

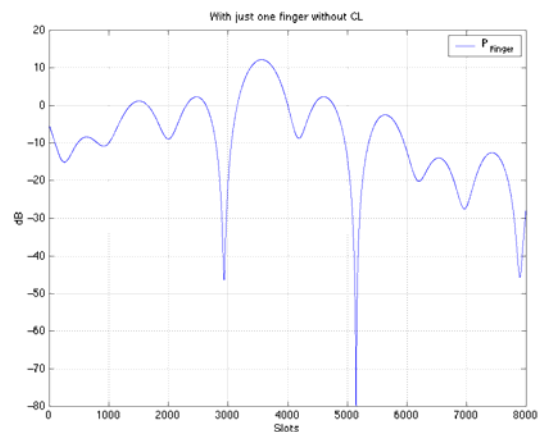


Figura 2-3. Respuesta impulsional de un canal de radio tipo Rayleigh.

¹ Utilizaremos desde este punto la palabra símbolo, para generalizar la terminología a casos en los que la codificación no sea binaria. Si la codificación fuera binaria, se podría usar el término bit sin ninguna pérdida de rigor.

² La Densidad Espectral de Potencia representa la cantidad de potencia de la señal en cada componente de frecuencia.

Los problemas del sistema CDMA provienen, al igual que algunas ventajas, de compartir la misma porción del espectro durante todo el tiempo para acceder a la estación base. Es lógico pensar que si todos los usuarios transmiten con la misma frecuencia y al mismo tiempo, cada uno de ellos se convierte en una interferencia para el resto y viceversa. En la Figura 2-4 podemos observar como hay dos terminales transmitiendo en una célula. Si la potencia transmitida por ambos terminales es la misma, en BS la potencia recibida de UE1 será mayor que la potencia recibida de UE2, puesto que éste está más cercano a BS. UE1 es una interferencia para UE2, y si la Relación Señal a Interferencia (*Signal to Interference Ratio*, SIR) no es suficiente para UE2, la señal de este terminal no será detectada por la estación base. Este problema es conocido como efecto cerca-lejos (*near-far effect*).

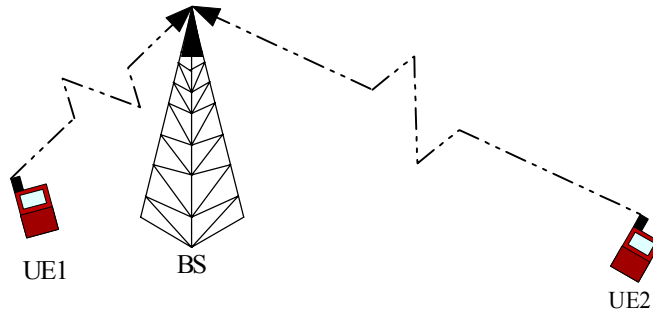


Figura 2-4. Efecto cerca-lejos (*near-far effect*).

El efecto cerca-lejos es un factor determinante de la capacidad de la celda, puesto que un solo terminal cercano a la estación base podría bloquear al resto de terminales. La única forma de solucionar esto es controlando la potencia con la que transmiten los terminales, de forma que la potencia recibida por la estación base de cada uno de los terminales sea exactamente la misma. Existen dos técnicas posibles para el control de potencia.

- **Control de Potencia en Bucle Abierto (*Open-loop Power Control*):** Esta técnica trata de estimar las pérdidas del canal para calcular la potencia con la que transmitir.
- **Control de Potencia en Bucle Cerrado (*Closed-loop Power Control*):** Esta técnica mide la Relación Señal a Interferencia, SIR, de la señal recibida en BS, proveniente de un UE, y envía un comando de Control de Potencia de Transmisión (*Transmit Power Control*, TPC), indicando si es necesario aumentar o reducir la potencia.

El primer método, el control de potencia en bucle abierto, no tiene en cuenta la naturaleza característica de los rápidos e impredecibles desvanecimientos de los *Rayleigh fading channels*. La función de transferencia de estos canales es impredecible, cambia rápidamente y es diferente en cada trayectoria y por tanto es diferente en la conexión BS a UE o *downlink* y en la conexión UE a BS o *uplink*. El segundo método, el control de potencia en bucle cerrado, es capaz incluso de corregir los desvanecimientos si se hiciera lo suficientemente rápido. En la tecnología CDMA es, por tanto, preferible un control de potencia en bucle cerrado. Así es especificado en la normativa UMTS.

Del mismo modo que controlamos la potencia de *uplink*, también podemos controlar la potencia de *downlink*. De ese modo optimizamos la capacidad de la celda y la eficiencia en potencia, controlando el consumo de energía. Además una celda congestionada transmite mayor potencia, aumentando su tamaño e interfiriendo a las celdas vecinas. El control de potencia en *downlink* controla la interferencia intercelular, al igual que el control de potencia en *uplink* controla la interferencia intracelular.

2.5 Definiciones WCDMA

Wideband CDMA, WCDMA, basa completamente su funcionamiento en el sistema DS-SS-SS (ver sección 2.3). Su uso en UMTS sigue una normativa desarrollada por el 3GPP (*3rd Generation Partnership Project*). Esta normativa define parámetros como el *chip rate*, los tipos de modulación en *uplink* y *downlink*, el tipo de control de potencia, los factores de ensanchamiento (*spreading factors*) utilizados o el método para generar los códigos PN.

Atendiendo a la arquitectura de red del sistema, en la capa física encontramos canales comunes, que son transmitidos y recibidos por todos los usuarios, y canales dedicados, que son exclusivos para cada uno de los usuarios. Cada UE conocerá exclusivamente los códigos de los canales comunes y los dedicados a él, pero no los códigos de los canales dedicados al resto de UEs.

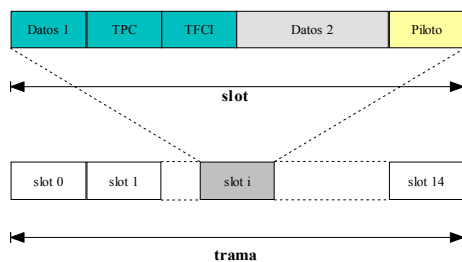


Figura 2-5. Estructura de una trama del canal dedicado en la conexión *downlink*.

Cada uno de los canales tendrá una estructura de trama definida. En la Figura 2-5 podemos observar la estructura de trama del canal dedicado en la conexión downlink. Cada trama se compone de 15 *slots*, y cada *slot* tiene símbolos de datos, de control y símbolos piloto³.

Para conocer más sobre la estructura de las tramas y los canales de la capa física y de transporte de UMTS, las estructuras de los canales y los parámetros WCDMA, consultar la documentación completa del proyecto.

³ Símbolos piloto son enviado por el transmisor y que el receptor ya conoce. Con ellos es posible estimar ciertas características del canal.

3 Elección de la solución

3.1 Introducción

La finalidad de este proyecto es el desarrollo de una solución hardware para medida de la Relación Señal a Interferencia, SIR, desde el terminal móvil o equipo de usuario. Cómo se explica en el capítulo 2, esta medida va destinada fundamentalmente a formar parte de la implementación del Control de Potencia en Bucle Cerrado de la conexión *downlink*, estrictamente necesario en sistemas WCDMA. Es posible que no se comprenda la complejidad de los objetivos si no se conocen ciertos detalles sobre los detalles que rodearon el desarrollo de este proyecto. Hasta el día de su finalización no existían ninguna solución que proveyera en el suficiente tiempo una estimación de SIR, para poder implementar el Control de Potencia en Bucle Cerrado, pues la cantidad de cálculos necesarios eran demasiada carga para un DSP que controlara la arquitectura completa del terminal móvil. Eso hacía necesario el desarrollo de arquitecturas específicas que se encargaran del procesado de la señal con la suficiente rapidez. Hasta ese momento solamente era posible el Control de Potencia en Bucle Abierto, mientras que las especificaciones UMTS dejan claro que el Control de Potencia en Bucle Cerrado es fundamental para el correcto funcionamiento de la tecnología.

3.2 Algoritmo de medida de SIR

Una vez definido el entorno en el que nos movemos, los problemas que debemos resolver y la importancia de la tarea que tenemos entre manos, es necesario abordar el método que usaremos para medir la SIR. Para ello, es necesario que conozcamos la señal transmitida, algo que no es totalmente obvio. Las tramas transmitidas incluyen, dentro de su estructura, símbolos de datos, símbolos de control y símbolos piloto. Conviene saber que los símbolos transmitidos están modulados en QPSK antes del proceso de obtención de la señal de espectro ensanchado. Esto significa que hay cuatro símbolos posibles, los cuales representaremos como números complejos.

Como la explicación pretende ser simple, se omite el uso de la terminología propia de la arquitectura de red, centrándose en los dos elementos esenciales para la implementación del Control de Potencia en Bucle Cerrado: los símbolos piloto (*pilot symbols*) y el comando de control de potencia (TPC). En la Figura 2-5 se observa el lugar que ocupan los símbolos piloto dentro de cada *slot* transmitido. También se identifica el TPC dentro de la estructura del *slot*. Cada trama está compuesta de 15 *slots*. En la Figura 3-1 podemos observar la limitación de tiempo que tendrá el sistema para estimar la SIR. Dado que el terminal móvil solo puede escuchar un número limitado de trayectorias de la señal, el tiempo que transcurra entre la recepción de los últimos símbolos piloto y el envío del siguiente TPC está delimitado. Este límite corresponde a 133.3 μ s.

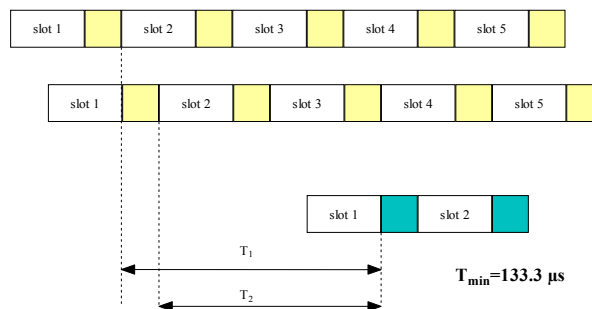


Figura 3-1. Limitación de tiempo para la estimación de SIR y el cálculo del próximo comando TPC.

Definida la estructura de la señal recibida y nuestras limitaciones, la tarea se centra en encontrar un algoritmo para poder estimar la SIR. Existen varias opciones, aunque la mayoría pasan por el uso de símbolos piloto. Se pueden usar los símbolos piloto del canal dedicado, los del canal común o incluso estimar símbolos de datos. Los métodos más óptimos combinan las anteriores soluciones, sin embargo, la carga computacional es elevada y la limitación de tiempo en el cálculo podría peligrar, a la vez que aumentarían las especificaciones de ocupación de área en silencio o el consumo de potencia de la solución hardware.

La solución elegida se basará únicamente en los símbolos piloto contenidos en el canal dedicado al usuario. El algoritmo de cálculo es el presentado en las ecuaciones [3-1], [3-2] y [3-3]. Este algoritmo es definido y desarrollado en la documentación completa del proyecto.

$$[3-1] \quad SIR[k] = 10 \cdot \log \left(\sum_{l=1}^L \hat{\gamma}_l[k] \right) = 10 \cdot \log \left(\sum_{l=1}^L \frac{\hat{S}_l[k]}{\hat{I}_l[k]} \right)$$

$$[3-2] \quad \hat{S}_l[k] = \left| \frac{1}{N} \sum_{i=1}^N r_l(i, k) \cdot p(i, k)^* \right|^2$$

$$[3-3] \quad I_l[k] = \frac{1}{N-1} \sum_{i=1}^N \left| r_l(i, k) \cdot p(i, k)^* - \frac{1}{N} \sum_{j=1}^N r_l(j, k) \cdot p(j, k)^* \right|^2$$

$$\hat{I}_l[k] = \alpha \cdot \hat{I}_l[k-1] + (1-\alpha) \cdot I_l[k]$$

La ecuación [3-1] nos da la estimación de SIR en dB⁴ de cada slot k , tras combinar la Relación Señal a Interferencia de L trayectorias diferentes. En la sección 2.4 se explica como la tecnología WCDMA aprovecha la señal proveniente de varias trayectorias para compensar los desvanecimientos inesperados del canal. La estimación de la potencia de la señal, S , para cada una de las trayectorias se realiza haciendo la estimación de canal. Esta estimación se realiza multiplicando cada símbolo piloto recibido, r , por el complejo conjugado del teórico símbolo piloto del que se trata, p . La estimación de la interferencia, I , se realiza de un modo parecido, solo que a esta estimación se le realiza un filtrado (con pesos α y $(1-\alpha)$) con la estimación del *slot* anterior. De ese modo se consigue una estimación más fiable, puesto que es esperado que la interferencia recibida no cambie bruscamente. También debemos observar que el termino N se refiere al número de símbolos piloto presentes en cada *slot* recibido, que varía dependiendo de la velocidad de transmisión elegida, pero que en cualquier caso corresponde a los valores fijos 2,4,8 y 16.

3.3 Algoritmo en punto fijo

En la arquitectura de la solución hardware la aritmética se realizará en punto fijo, por razones obvias. La pérdida de precisión frente a las soluciones en coma flotante no compensa con el incremento de ocupación de área y consumo de potencia en este tipo de aplicaciones.

Echando un vistazo al algoritmo es fácil visualizar que la estimación de la potencia de la señal, S , y de la interferencia, I , tienen algunos cálculos comunes, y que las divisiones presentes en esos cálculos no tienen dificultad, pues se tratan de divisiones por múltiplos de 2. Incluso la división por el factor $N-1$ puede abordarse como una multiplicación por un factor $1/N-1$, y guardar esos valores en una tabla, pues se trata de un número fijo de valores y no excesivamente grande (4 valores). El problema realmente complicado es la división de S por I , ya que se trata de números con un valor y un rango impredecible. Las divisiones en las soluciones hardware significan gran ocupación de área y varios ciclos de computación, algo realmente grave en nuestro caso. El trabajo más duro, por tanto, es idear una solución capaz de realizar de forma sencilla esa división. Para abordar la solución de una forma más estructurada se divide el proceso en 2 partes diferenciadas, la estimación de S e I y la estimación de SIR a partir de S e I . En esa última parte se realiza la división.

Durante el proceso de diseño, una de las tareas más tediosas es la correcta elección de la anchura de palabra que se utilizará para la arquitectura hardware. En este caso concreto los datos de entrada son números complejos, que se representarán mediante palabras de 16 bits, 8 para la parte real y 8 para la imaginaria. El dato de salida, la estimación de SIR, será un dato de 32 bits, con una representación 24.8 (24 bits para la parte entera y 8 bits para la parte decimal).

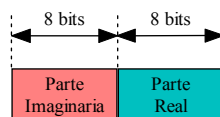


Figura 3-2. Formato del almacenamiento de los datos de entrada en memoria.

⁴ La aparición de la función logaritmo en las ecuaciones es la que denota que la unidad es dB en lugar de unidades lineales.

3.3.1 Obtención de las estimaciones de S e I

En la Figura 3-3 se muestra el flujo de cálculo necesario para obtener tanto las estimaciones de S como de I. Ambas estimaciones se obtienen en el mismo flujo, debido a que ambas comparten ciertos cálculos. En el paso 3 se obtiene la estimación de la potencia de la señal S, y el resto realizan la estimación de la potencia de la interferencia, I. Es necesario controlar el rango de los valores manejado, para evitar que exista saturación en los valores. Este proceso se detalla minuciosamente en la documentación completa del proyecto.

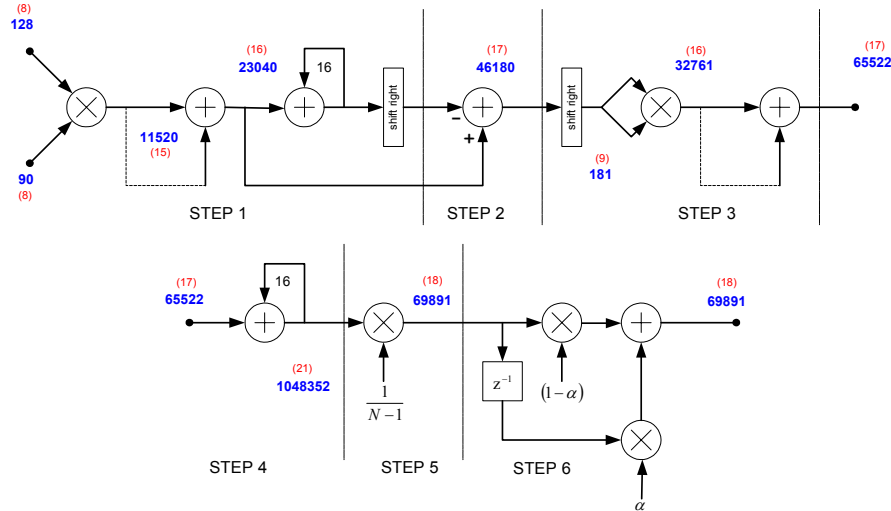


Figura 3-3. Flujo de cálculo y operadores para la estimación de S e I.

3.3.2 Obtención de la estimación de SIR

A partir de las estimaciones de S e I obtenemos la estimación de SIR en dB. El obstáculo, como ya se ha comentado, es la división de S entre I, por lo que se intenta evitar usando logaritmos. Una división dentro de un logaritmo se convierte en una resta de logaritmos. La representación interna del coprocesador es binaria, por lo que se usa base 2 para los logaritmos. Eso reporta ciertas ventajas. La ecuación [3-1] queda como se expresa en [3-4].

$$[3-4] \quad SIR[k] = 10 \cdot \log \left(\frac{\sum_{l=1}^L \hat{S}_l[k]}{\hat{I}_l[k]} \right) = \frac{10}{2 \log 10} \cdot {}^2 \log \left(\sum_{l=1}^L 2^{2 \log(\hat{S}_l[k]) - 2 \log(\hat{I}_l[k])} \right)$$

En esta nueva ecuación, [3-4], se observan ciertos cambios. El cálculo del logaritmo en base 10 se ha sustituido por el logaritmo en base 2, y desaparece el cálculo de la división. En su lugar aparece la exponencial de base 2 como nueva operación. De la sencillez del cálculo de la aproximación de estas funciones, a la vez que de la precisión de esa aproximación, dependerá el éxito de todo el trabajo realizado. En un principio se baraja la posibilidad de usar aproximaciones polinomiales de Taylor, algo que se descarta debido al amplio rango de los datos de entrada a la función logaritmo y exponencial. En su lugar se investiga sobre una posibilidad sencilla pero efectiva de poder aproximar la función en un rango muy estrecho con más o menos precisión, para posteriormente extender el resultado a todo el rango.

En el caso de la función logaritmo, se expresa el valor de entrada, x, como un número en coma flotante con representación binaria, es decir, que el exponente está expresado con respecto a una base 2.

$$x = m \cdot 2^n \quad ; \quad 1 \leq m < 2$$

m : mantisa

n : exponente

Con esta representación, la función logaritmo en base 2 se puede aproximar como se expresa en la ecuación [3-5].

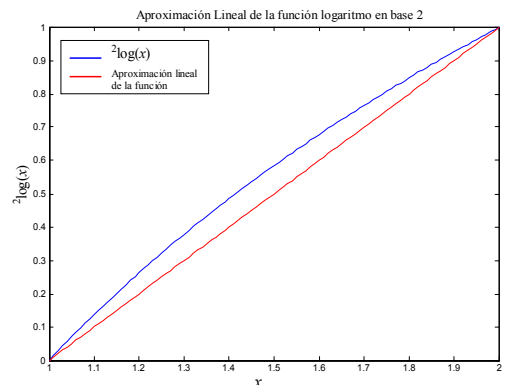


Figura 3-4. Aproximación lineal de la función logaritmo en base 2.

Elección de la solución

De este modo, se reduce la necesidad de aproximación de la función logaritmo solamente para el rango de valores [1,2]. Se realiza mediante una simple aproximación lineal en un solo paso, como se puede ver en la Figura 3-4.

$$[3-5] \quad \left. \begin{aligned} 2 \log m &= m - 1 \quad ; \quad 1 \leq m < 2 \\ 2 \log x &= 2 \log(m \cdot 2^n) = 2 \log m + n \end{aligned} \right\} \Rightarrow \boxed{2 \log x = m + n - 1}$$

En el caso de la función exponencial, el valor de entrada, x , se descompone en parte entera y parte decimal.

$$x = i + d \quad ; \quad 0 \leq d < 1$$

i : parte entera

d : parte decimal

Multiplicar (o dividir) por un múltiplo de 2 en un sistema de representación binaria significa desplazar los dígitos significativos a la izquierda (o a la derecha).

En la ecuación [3-6], i impone el número de desplazamientos que se le realizarán al término exponencial 2^d . La dirección de los desplazamientos viene determinada por el signo de i . La aproximación de la función exponencial en base 2, en el rango [0,1], se realiza de forma lineal también, como se expresa en la Figura 3-5 y en la [3-6].

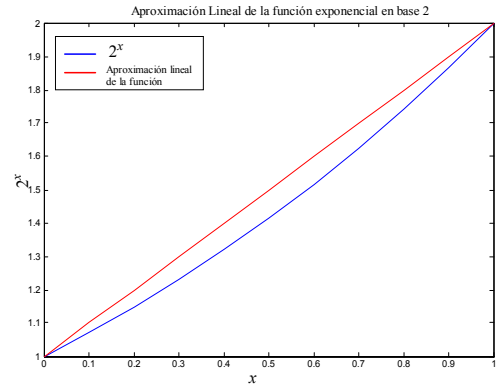


Figura 3-5. Aproximación lineal de la función exponencial en base 2.

$$[3-6] \quad \left. \begin{aligned} 2^d &= d + 1 \quad ; \quad 0 \leq d < 1 \\ 2^x &= 2^i \cdot 2^d = \text{shift}(2^d, i) \end{aligned} \right\} \Rightarrow \boxed{2^x = \text{shift}(d + 1, i)}$$

Este método obtiene los resultados esperados en el rango completo de los datos de entrada a las funciones. La Figura 3-6 representa los operadores necesarios para estas aproximaciones, así como el flujo completo del cálculo de la estimación de SIR a partir de las estimaciones de S e I , junto con el rango de los valores de los datos de salida. El rango dinámico de la estimación de SIR en dB es [-15,20], el cual cubre perfectamente el rango de valores de interés de este parámetro.

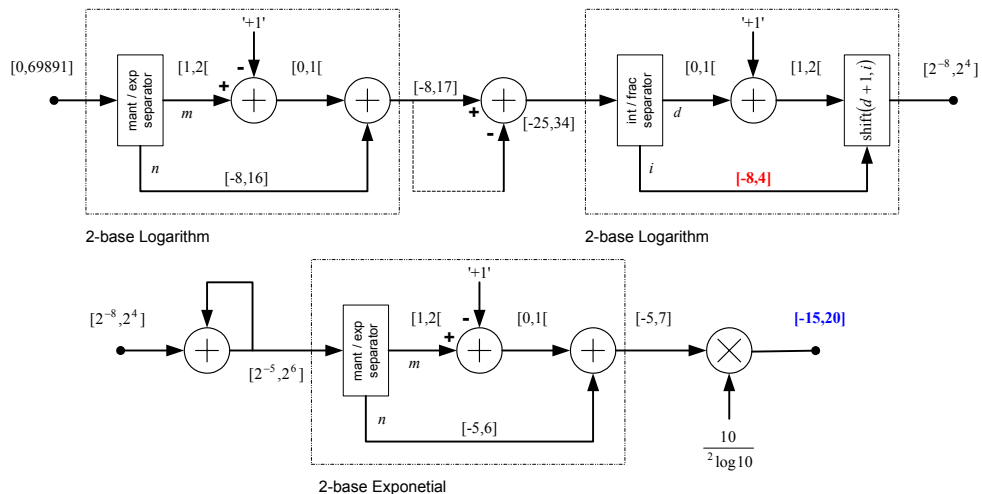


Figura 3-6. Flujo de cálculo y operadores en la estimación de SIR a partir de las estimaciones de S e I .

4 Modelo software del sistema UMTS

4.1 Introducción

Los modelos de simulación software son parte fundamental en el desarrollo de un nuevo producto, porque posibilitan la comprobación funcional, de eficiencia y de error de precisión de la solución antes de que el proceso de desarrollo haya concluido. Estos modelos juegan siempre un papel importante en la toma de decisiones sobre metodologías de desarrollo y la búsqueda de caminos alternativos más sencillos para abordar las soluciones sin pérdida de eficiencia. Al mismo tiempo, estos modelos presentan unos resultados con garantías para evaluar las ganancias que una nueva solución puede aportar, sin necesidad de completar el desarrollo del producto.

4.2 Descripción del modelo software

El modelo software desarrollado durante este Proyecto Final de Carrera simula una conexión *downlink* de un sistema de telefonía móvil UMTS. En la Figura 4-1 se aprecia un diagrama de bloques del modelo, en el que es fácil distinguir todos los elementos básicos. La estación base, BS, transmite hacia el equipo de usuario, UE, a través de un modelo software de canal de radio. La función de la conexión desde UE hasta BS es exclusivamente la implementación del Control de Potencia de Transmisión en Bucle Cerrado. Esta conexión no pasa a través de ningún modelo de canal de radio y solamente transmite el comando de Control de Potencia de Transmisión, TPC.

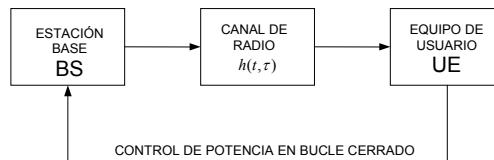


Figura 4-1. Diagrama de bloques del modelo software del sistema UMTS.

BS genera los datos a transmitir siguiendo la estructura de las tramas de los canales físicos del sistema UMTS (ver sección 2.5). Estos datos transmitidos son pasados a través de un modelo de canal de radio tipo Rayleigh (*Rayleigh fading channel*). El modelo de canal de radio está descrito según las especificaciones del ETSI⁵, y simula hasta 3 tipos de entorno: interior (*Indoor Office*), exterior a interior (*Outdoor to Indoor*) y vehículo en movimiento (*Pedestrian and Vehicular*). A la salida del modelo de canal de radio tipo Rayleigh se añade ruido gaussiano blanco aditivo, que simula la interferencia intercelular, es decir, la interferencia que crean las estaciones base contiguas a BS y que son la causa que hace necesario el Control de Potencia de Transmisión en Bucle Cerrado en la conexión *downlink*. UE es un modelo de un receptor tipo RAKE. Estos receptores son capaces de combinar señales procedentes de varias trayectorias para mejorar la recepción en canales de radio con desvanecimientos. El modelo del receptor sigue fielmente la estructura de un receptor RAKE real, prestando especial atención a los conversores analógico digitales y su resolución.

Dentro de UE se realiza la estimación de SIR. Esta estimación se realiza con precisión en coma flotante y utilizando la aproximación en punto fijo descrita en la sección 3.3, y que modela a la arquitectura hardware que es diseñada en este proyecto. La comparación de estas dos estimaciones nos aportará la medida de error de precisión necesaria para evaluar la eficiencia del algoritmo en coma flotante y la solución hardware proyectada.

Finalmente, la estimación de SIR en coma fija se usa para calcular el comando TPC, que es enviado de UE a BS para implementar el control de potencia en bucle cerrado. Esto último es esencial para comprobar que tal se comporta el algoritmo de estimación en coma fija dentro de un sistema completamente funcional.

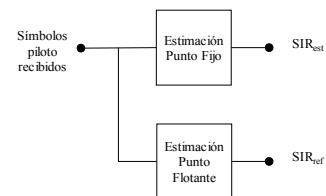


Figura 4-2. Bloques de estimación dentro del UE.

⁵ ETSI : *European Telecommunication Standardisation Institute*, Colegio de Estandarización de Telecomunicaciones Europeo.

5 Descripción de la arquitectura hardware

5.1 Introducción

La descripción hardware es el producto final del proyecto. El objetivo primordial del diseño es el cálculo de la SIR utilizando el algoritmo descrito en el capítulo 3. Sin embargo, los continuos avances técnicos a los que estamos acostumbrados en los últimos años, han acortado el tiempo de vida de los productos. Es recomendable invertir cierto tiempo de desarrollo en dotar de flexibilidad a las soluciones hardware, pues ello puede alargar considerablemente la vida comercial de un producto.

5.2 Jerarquía superior

El terminal móvil que aloja la solución hardware diseñada en este proyecto posee una arquitectura compuesta por una CPU que controla la funcionalidad del terminal y el resto de dispositivos, una memoria RAM que se comunica con la CPU y el resto de dispositivos a través de un único bus de datos compartido, y otros dispositivos de los cuales en este documento solamente estamos interesados en la Unidad de Cálculo o Coprocesador de Estimación de SIR. Este coprocesador comienza el cálculo de SIR a petición de la CPU e indica a esta cuando ha terminado. Los datos de entrada para el cálculo se encuentran almacenados en la memoria RAM compartida. La CPU tendrá además la habilidad de leer y escribir la memoria de programa del coprocesador.

5.3 El coprocesador

La flexibilidad declarada de este procesador se traduce en la posibilidad de actualización del software⁶, a la vez que existe un juego de instrucciones amplio y versátil, capaz de realizar cálculos, pero también estructuras condicionales o de manejo de posiciones de memoria y registros.

La Figura 5-1 presenta el esquema del *data-path* del coprocesador. Se trata de una unidad segmentada con 4 etapas. Las unidades segmentadas presentan incontables ventajas respecto a las soluciones en un solo ciclo entre las que están una profundidad lógica menor y por ello posibilidad de mayores frecuencias de reloj, y una menor latencia en los cálculos, ya que las instrucciones se ejecutan en paralelo.

El formato del juego de instrucciones es fijo y de una sola palabra por instrucción, lo cual resta complejidad al control.

5.4 Bloques

- Memoria RAM interna : se usa para almacenar los cálculos internos realizados en cada paso.
- ALU1 y ALU2 : Se encargan de los cálculos aritméticos entre las posiciones de memoria.
- Banco de registros de propósito general : Se usa fundamentalmente para almacenar parámetros y para apuntar a posiciones de memoria. También tienen una ALU con la que realizan cálculos aritméticos y lógicos.
- Memoria ROM : Existen 2 bloques de memoria ROM, que almacenan coeficientes y los patrones de símbolos piloto, que no son más que los símbolos piloto que se transmiten normalizados.
- Separación en mantisa-exponente o parte entera-parte decimal : Este bloque realiza una labor especial necesaria para implementar la división de números reales (ver sección 3.3).

⁶ El control-path es programable, por lo que existe una memoria de programa y el coprocesador ejecuta las instrucciones como cualquier otro procesador.

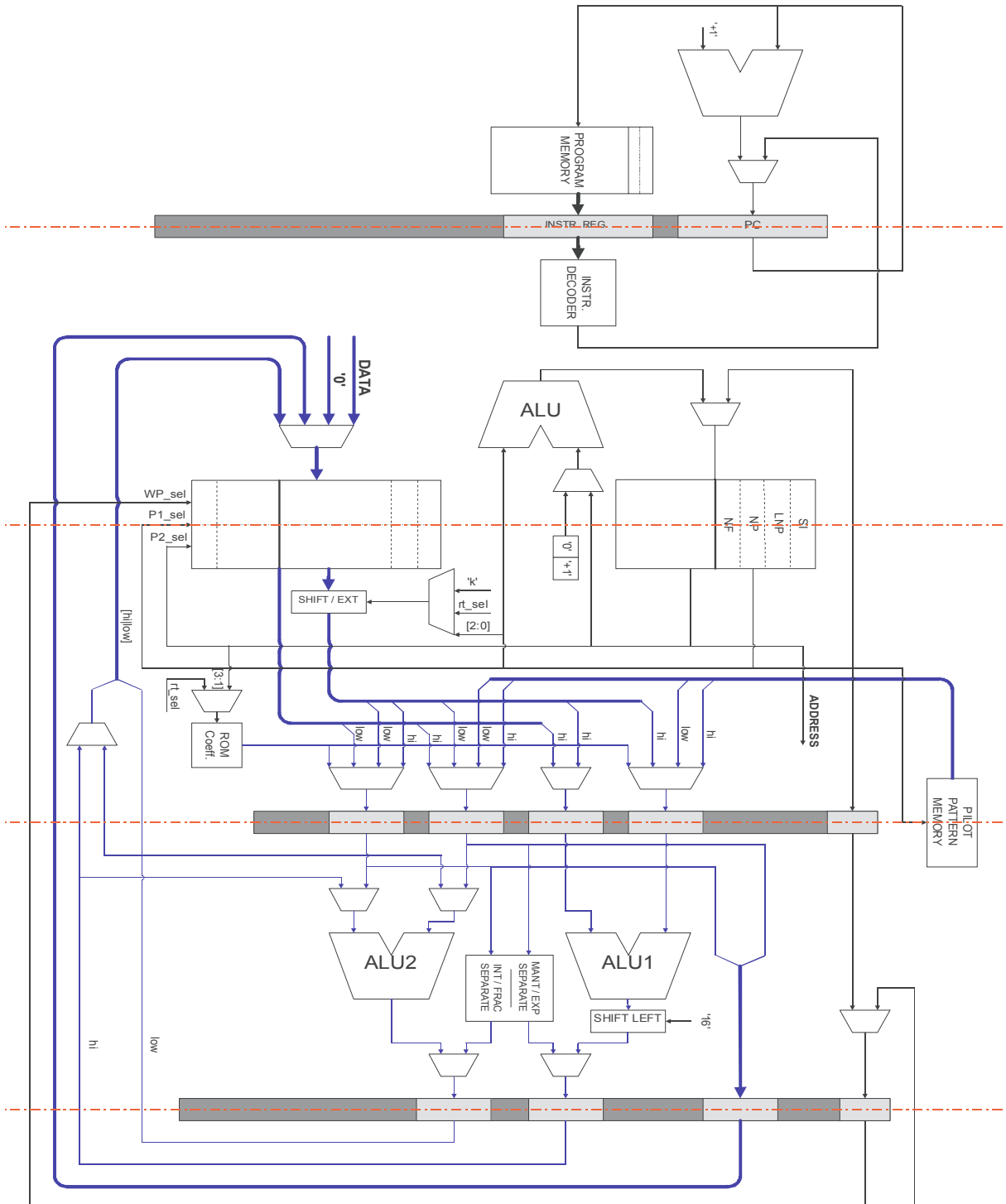


Figura 5-1. Data-path de la arquitectura hardware diseñada.

6 Resultados y conclusiones

6.1 Frecuencia de reloj

No es posible aportar un dato fiable sobre frecuencia de reloj máxima a la que puede funcionar el circuito implementado. Para ello sería necesario disponer de código de la descripción hardware, realizar la síntesis de ese código y simular con el resultado obtenido. Esa simulación se realiza a nivel estructural RTL o nivel de retardos reales. Sin embargo, si que podemos realizar una estimación de la frecuencia mínima necesaria para el circuito alcance el resultado dentro del límite de tiempo descrito en la sección 2.5. La frecuencia mínima necesaria para ello es alrededor de 20 MHz.

6.2 Error de estimación

El error de estimación es definido como la media de la diferencia entre SIR_{ref} , la estimación de SIR realizada con el algoritmo en coma flotante, y la SIR_{est} , la estimación de SIR realizada con el algoritmo en coma fija, es decir, la arquitectura hardware diseñada en el proyecto y usando el programa de algoritmo que aparece en el apéndice C de la documentación completa del proyecto. Se muestran resultados de un canal de entorno interior (*IndoorA*) y un canal de entorno vehículo en movimiento (*VehicularB*). Cada una de las gráficas presenta resultados para diferentes regímenes binarios o velocidades de transmisión en el canal. Mayores velocidades de transmisión arrojan peores resultados, sin embargo, en cualquier caso, el error es siempre muy bajo en el rango de -5 a 10 dB.

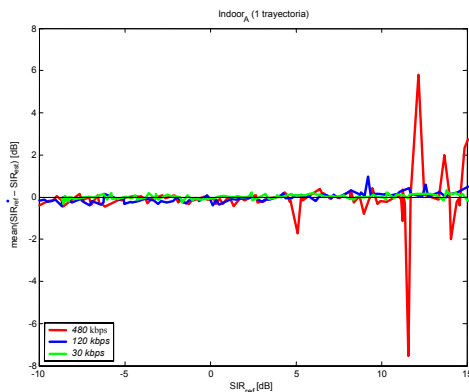


Figura 6-1. Error de estimación para un canal de entorno interior.

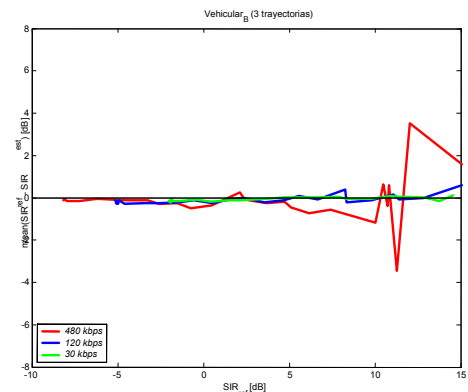


Figura 6-2. Error de estimación para un canal de entorno vehículo en movimiento.

6.3 Especificaciones y recursos hardware necesarios

Representación en coma fija de 32 bits (24.8)
Cálculos con números reales y complejos
Memoria RAM externa
◇ Bus de datos (16 bits)
◇ Bus de direcciones (8 bits)
Control microprogramado. 30 instrucciones diferentes.
Modo de direccionamiento inmediato y por registro
1 palabra por instrucción y formato fijo.
◇ Palabra de instrucción de 16 bits

Tabla 6-1. Especificaciones de la arquitectura hardware diseñada.

2 ALU ◇ Sumador (32 bits) ◇ Multiplicador (16 bits)	1 RAM Interna ◇ 2 Puertos de Salida ◇ 1 Puerto de Entrada ◇ Direccional por media palabra (64 bits/palabra) ◇ 34 palabras.
1 ALU (registros) ◇ Sumador (8 bits) ◇ Multiplicador (5 bits)	1 Bloque de Registros ◇ Registros de 8 bits ◇ 8 Registros
1 Unidad Lógica Especial ◇ Separador Mantisa – Exponente ◇ Separador Entero –Decimal	1 ROM para patrones de símbolos piloto ◇ 75 palabras (2x8 bits/palabra)
	1 ROM de Coeficientes ◇ 8 Palabras (16 bits/palabra)
	1 Memoria de Programa ◇ 256 Palabras (16 bits/palabra)

Tabla 6-2. Recursos hardware necesarios en la arquitectura.

6.4 Conclusión

- Los recursos hardware requeridos no son excesivos y presentan gran versatilidad para poder ejecutar otros algoritmos o sufrir pequeñas variaciones de diseño sin gran coste de desarrollo.
- La frecuencia mínima de reloj, requerida para obtener la estimación SIR dentro del límite de tiempo, no es muy alta. Una frecuencia de 20 MHz es fácilmente alcanzable por este tipo de soluciones implementadas en ASIC o incluso en FPGA.
- Los resultados de error de estimación presentan un comportamiento del algoritmo y del procesador que entra dentro de los requerimientos. El error de estimación se mantiene bajo dentro del rango de -5 a 10 dB. Este rango es satisfactorio para todos los servicios que UMTS debe ofrecer.

La precisión en la implementación de un correcto Control de Potencia en Bucle Cerrado no es tan necesaria como la rapidez. Sin embargo, se ha demostrado que con esta solución es capaz de obtener ambas cosas, con lo que la estimación SIR es idónea para poder utilizarse en otros procesos⁷ en la que es necesaria. Todo ello hace que esta solución sea idónea para implementarse en los nuevos terminales móviles UMTS, los cuales se espera que estén dentro de poco en los bolsillos de los usuarios.

⁷ Existen otros procesos, como la Estimación de Canal (*Channel Estimation*), en la que es necesaria una estimación precisa de SIR, y el tiempo también es un factor crítico.